

PATENT
0630-1844P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: HAN, Jung-Il Conf.:
Appl. No.: NEW Group:
Filed: September 22, 2003 Examiner:
For: FAST FOURIER TRANSFORM DEVICE

L E T T E R

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

September 22, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

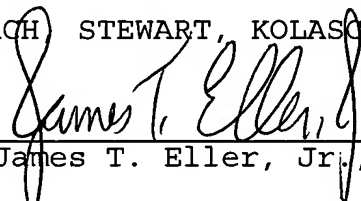
| <u>Country</u> | <u>Application No.</u> | <u>Filed</u> |
|----------------|------------------------|------------------|
| KOREA | 10-2002-0061908 | October 10, 2002 |

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH STEWART, KOLASCH & BIRCH, LLP

By 
James T. Eller, Jr., #39,538

JTE/sll
0630-1844P

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

Attachment(s)

HAN, Jung-Il
September 22, 2023
BSKB, LLP
(703) 205-8000
0620-1844P
1 of 1

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0061908
Application Number

출원년월일 : 2002년 10월 10일
Date of Application OCT 10, 2002

출원인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



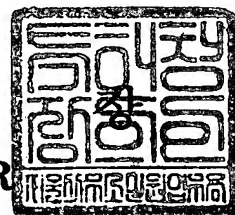
2003 년 05 월 14 일

특

허

청

COMMISSIONER





【서지사항】

【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【참조번호】 0006
【제출일자】 2002. 10. 10
【국제특허분류】 H04L 12/40
【발명의 명칭】 무선 랜 시스템의 고속 푸리에 변환 장치
【발명의 영문명칭】 FAST FOURIER TRANSFORM APPARATUS FOR WIRELESS LAN SYSTEM

【출원인】

【명칭】 엘지전자 주식회사
【출원인코드】 1-2002-012840-3

【대리인】

【성명】 박장원
【대리인코드】 9-1998-000202-3
【포괄위임등록번호】 2002-027075-8

【발명자】

【성명의 국문표기】 한정일
【성명의 영문표기】 HAN, Jung Il
【주민등록번호】 720307-1019112
【우편번호】 411-370
【주소】 경기도 고양시 일산구 주엽동 강선마을아파트 1201동 504호

【국적】 KR

【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 박장원 (인)

【수수료】

| | | |
|-----------------|----------|----------|
| 【기본출원료】 | 18 면 | 29,000 원 |
| 【가산출원료】 | 0 면 | 0 원 |
| 【우선권주장료】 | 0 건 | 0 원 |
| 【심사청구료】 | 0 항 | 0 원 |
| 【합계】 | 29,000 원 | |



1020020061908

출력 일자: 2003/5/15

【첨부서류】

1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명은 무선 랜 물리 계층의 송수신 방식인 OFDM에서의 FFT 설계기술에 관한 것이다. 이러한 본 발명은, FFT부(302)에 소정 비트의 리얼신호(DINR)와 이미지너리 신호(DINI)를 제공하기 위한 입력버퍼(301)와; 설치 면적과 지연시간을 고려하여 파이프라인 구조로 하고, 데이터 패스가 고정 포인트로 구성되어 발생하는 양자화 노이즈를 수렴 블록 부동점으로 보상 출력하며, 버터플라이부와 콤플렉스 멀티플라이어를 수정하여 FFT/IFFT 기능을 동시에 지원하는 FFT부(302)와; 출력의 시작을 나타내는 신호(out_enb)에 동기하여 FFT부(302)로부터 입력되는 소정 비트의 리얼신호(DOUTR) 및 이미지너리신호(DOUTI)를 출력하는 출력버퍼(303)와; 상기 FFT부(302)의 동작을 제어하기 위해 리세트신호(nrst), FFT/IFFT에 대한 모드결정신호(iff_t_on), 시작신호(enb)를 공급하는 제어신호 입력부(304)와; 회전인자가 테이블 형태로 저장되어 있는 롬(305)과; 상기 FFT부(302)에서 스테이지 천이 때마다 발생하는 양자화 노이즈를 보상하기 위한 수렴 블록 부동점(306)에 의해 달성된다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

무선 랜 시스템의 고속 푸리에 변환 장치{FAST FOURIER TRANSFORM APPARATUS FOR WIRELESS LAN SYSTEM}

【도면의 간단한 설명】

도 1은 일반적인 무선 랜 OFDM 시스템의 송신 블록도.

도 2는 일반적인 무선 랜 OFDM 시스템의 수신 블록도.

도 3은 본 발명에 의한 무선 랜 시스템의 고속 푸리에 변환 장치의 블록도.

도 4는 도 3에서 FFT부의 상세 블록도.

도 5는 도 4에서 제1,2스테이지의 상세 블록도.

도 6은 본 발명에서 입출력 데이터의 타이밍도.

도 7은 본 발명에 적용된 Radix-4 FFT 버터플라이 구조를 보인 설명도.

도 8은 본 발명에 적용된 Radix-4 IFFT 버터플라이 구조를 보인 설명도.

도 9a 및 9b는 FFT/IFFT 콤플렉스 멀티플라이어의 입출력 관계를 나타낸 상세도.

도면의 주요 부분에 대한 부호의 설명

301 : 입력버퍼 302 : FFT부

303 : 출력버퍼 304 : 제어신호 입력부

305 : 톰 306 : 수렴 블록 부동점

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<14> 본 발명은 무선 랜 물리 계층(Wireless LAN physical layer)의 송수신 방식인 OFDM에서의 FFT 설계기술에 관한 것으로, 특히 파이프라인 구조로 FFT/IFFT를 설계하고, 양자화 노이즈를 보상하기 위해 수렴 블록 부동점을 이용하며, FFT/IFFT를 하나의 하드웨어로 공유하는데 적당하도록 한 무선 랜 시스템의 고속 푸리에 변환 장치에 관한 것이다.

<15> 무선통신의 지속적인 발전으로 인하여 고품질의 이동 멀티미디어 서비스가 가능하게 되었다. 하지만, 이와 같은 시스템에서는 고속으로 데이터를 송수신하게 되므로 심벌 상호간섭(ISI: Inter-Symbol Interference)이 발생되므로 이러한 왜곡을 줄이기 위해 직교 주파수 분할 다중화(OFDM: Orthogonal Frequency Division Multiplexing)이 많이 사용되고 있다. OFDM은 저속의 병렬 데이터를 주파수 분할 다중화 함으로써, 고속 등화의 필요성이 없어지고 이용 가능한 대역폭을 완전히 사용할 수 있게 되며, 다중 경로 페이딩(multi-path fading)과 임펄스 노이즈가 줄어든다. OFDM의 개발 초기에는 군사용 통신에 주로 이용되었으며, 유럽형 디지털 방송 시스템(DVB-T: Digital Video Broadcasting for Terrestrial), ADSL 및 무선 랜 등에 이용되고 있다.

<16> 상기 유럽형 디지털 방송 시스템은 2048 포인트와 8192 포인트 두 가지 모드를 지원하고, 무선 랜은 64 포인트로 FFT를 구현하는데, 이는 지연 확산(delay spread) 영역이 원거리 통신인 유럽형 디지털 방송 시스템에서 더 크기 때문에 이를 흡수하기 위한



영역인 GI(GI: Guard Interval, 보통 FFT 사이즈의 1/4)가 더 커져야 하기 때문이다. 이에 비하여 상대적으로 근거리 통신인 무선 랜은 지연 확산 영역이 작아져 원거리 통신의 경우보다 FFT 사이즈 스펙을 다소 여유있게 설정할 수 있다.

<17> 도 1은 일반적인 무선 랜 OFDM 시스템의 송신 블록도를 나타낸 것이다.

<18> FEC 부호기(101)가 MAC(MAC: Medium Access Control)에서 생성된 데이터를 입력받아 트렐리스 디코딩을 위한 컨벌루션 엔코딩을 수행하고, 인터리빙 매핑부(102)는 버스트 에러를 방지하기 위해 인터리빙을 수행한 후 각각의 전송 속도에 적합하도록 매핑을 수행한다. 이때, BPSK, QPSK, 16 QAM, 64QAM으로 컨스텔레이션(constellation)을 구성한다.

<19> IFFT부(IFFT: Inverse Fast Fourier Transform)(103)는 상기과 같이 매핑된 데이터를 이용하여 OFDM의 핵심 사항이라 할 수 있는 MCM(MCM: Multi Carrier Modulation)을 수행하는데, 이는 각 데이터를 서브 캐리어 스페이싱(sub-carrier Modulation) 간격으로 반송파를 실어주는 효과를 발휘한다. 이후, GI 삽입부(104)에서는 FFT 사이즈의 1/4 정도 길이를 갖는 GI(GI: Guard Interval)를 삽입한다. 이에 의해 지연 확산이 흡수되고, 이와 같이 처리된 데이터는 반송파 복구 또는 심볼 타이밍 복구 등의 동기화 알고리즘에 이용된다.

<20> 심볼 웨이브 셰이핑부(105)에서 펄스 셰이핑 필터링이 수행된 후, IQ 변조부(106)에서 변조처리되어 최종적으로는 5.15~5.35GHz, 5.725~5.825 GHz 대역으로 업 컨버전된 형태로 고출력증폭기(HPA)(108) 및 안테나(ANT)를 통해 전송된다.

<21> 한편, 도 2는 일반적인 무선 랜 OFDM 시스템의 수신 블록도를 나타낸 것이다.

<22> 수신단에서는 저잡음 증폭기(201), 혼합기(202), AGC 앰프(203) 및 I,Q신호 검출기(204)를 통해 우선 패스 밴드 대역의 신호를 베이스 밴드의 신호로 변환하는데, 이때 반송파 오프셋이 발생하여 시스템 성능이 상당히 열화된다. 이러한 시스템 열화 현상을 보상하기 위해 고주파(RF) 처리부의 프런트에서 베이스 밴드로 변환하고 디지털신호로 변환한 후 FFT 윈도우를 정확하게 추정해 내는 심볼 타이밍 복구 작업을 수행한다.

<23> 이후, 상기 GI 등을 이용하여 반송파 오프셋을 추정하고 보상하여 동기화 처리를 완료하게 된다. 물론, A/D변환기의 입력신호 레벨을 결정하는 AGC 루프도 생성해야 한다. 이와 같은 처리과정을 완료한 후 GI 제거부(206)를 통해 GI를 제거하고, FFT부(207)에서 고속 푸리에 변환을 수행하여 FEC(FEC: Forward Error Correction) 코딩된 매핑 샘플을 생성하게 된다.

<24> 디매핑 및 디인터리빙부(208)에서는 디인터리빙과 트렐리스 디코딩을 수행하여 송신 시스템의 MAC에서 생성된 데이터를 복원하여 이를 수신단의 MAC으로 전송한다.

<25> 상기 도 1 및 도 2와 같은 무선 랜 시스템을 살펴보면 물리 계층(physical layer)을 구성할 때 송신 및 수신단에서 IFFT와 FFT의 기능을 수행하는 하드웨어 구성이 필수적이라는 것을 알 수 있다.

【발명이 이루고자 하는 기술적 과제】

<26> 그럼에도 불구하고, 종래의 무선 랜 시스템에 있어서는 IFFT와 FFT의 기능을 수행하는 하드웨어 구성을 하나로 공유할 수 없게 되어 있어 제품의 생산 원가가 상승되고, 공간을 많이 차지하게 되는 등의 결함이 있었다.



<27> 따라서, 본 발명의 제1목적은 무선 랜 시스템의 물리 계층에서 서브 반송파 변조를 수행하는 FFT부를 제공함에 있다.

<28> 본 발명의 제2목적은 무선 랜 시스템에서 FFT/IFFT부를 하나의 하드웨어로 공유하는 장치를 제공함에 있다.

【발명의 구성 및 작용】

<29> 본 발명의 제1특징에 따르면, 무선 랜 스펙을 위한 소정 포인트(예: 64 point) FFT/IFFT를 설계함에 있어 설치 면적과 지연시간을 고려하여 파이프 라인 구조를 이용하는 것이다.

<30> 본 발명의 제2특징에 따르면, 내부의 데이터 패스를 고정 포인트(fixed point)로 구성함에 있어서 양자화 노이즈가 발생되므로 이를 보상하기 위해 파이프 라인 구조를 이용한 것이다.

<31> 본 발명의 제3특징에 따르면, 버터플라이부와 콤플렉스 멀티플라이어를 수정하여 FFT/IFFT 기능을 동시에 지원할 수 있도록 한 것이다.

<32> 도 3은 본 발명에 의한 무선 랜 시스템의 고속 푸리에 변환 장치의 블록도로서 이에 도시한 바와 같이, FFT부(302)에 소정 비트의 리얼신호(DINR)와 이미지너리 신호(DINI)를 제공하기 위한 입력버퍼(301)와; 설치 면적과 지연시간을 고려하여 파이프라인 구조로 하고, 데이터 패스가 고정 포인트로 구성되어 발생하는 양자화 노이즈를 수렴 블록 부동점으로 보상 출력하며, 버터플라이부와 콤플렉스 멀티플라이어를 수정하여 FFT/IFFT 기능을 동시에 지원하는 FFT부(302)와; 출력의 시작을 나타내주는 신호(out_enb)에 동기하여 FFT부(302)로부터 입력되는 소정 비트의 리얼신호(DOUTR) 및 이미

지너리신호(DOUTI)를 출력하는 출력버퍼(303)와; 상기 FFT부(302)의 동작을 제어하기 위해 리세트신호(nrst), FFT/IFFT에 대한 모드결정신호(iff_t_on), 시작신호(enb)를 공급하는 제어신호 입력부(304)와; 회전인자가 테이블 형태로 저장되어 있는 롬(305)과; 상기 FFT부(302)에서 스테이지 천이 때마다 발생하는 양자화 노이즈를 보상하기 위한 수렴 블록 부동점(306)으로 구성된 것으로, 이와 같이 구성한 본 발명의 작용을 첨부한 도 4 내지 도 9를 참조하여 상세히 설명하면 다음과 같다.

<33> 다음의 [수학식1]은 DFT(DFT: Discrete Fourier Transform)를 표현한 것이다. 이 DFT는 타임 도메인 신호를 주파수 도메인으로 변환시키는데 사용되는데, OFDM에서는 부반송파 복조를 의미한다.

<34>
$$x(n) = \frac{1}{N} \sum_{k=0}^{N-1} X(k) W_N^{-nk}$$

【수학식 1】 여기서, $n=0,1,\dots,N-1$ with $W_N = e^{-j(2\pi/N)}$

<35> 또한, 다음의 [수학식2]는 IDFT(DFT: Inverse Discrete Fourier Transform)를 표현한 것이다. 이 IDFT는 DFT의 반대 개념으로 주파수 도메인 신호를 타임 도메인 신호로 변환시키는 역할을 수행하는데, OFDM에서는 부반송파 변조를 의미한다.

<36>
$$X(k) = \sum_{n=0}^{N-1} x(n) W_N^{nk}$$

【수학식 2】 여기서, $k=0,1,\dots,N-1$ with $W_N = e^{-j(2\pi/N)}$

<37> 이러한 기본 수학식을 하드웨어로 단순하게 구현하면 설치 면적을 많이 차지하게 되고, 지연시간 문제가 발생된다. 따라서, 곱셈 연산의 상당 부분을 덧셈 연산으로 바꾸어 이러한 문제를 해결하도록 한 FFT 알고리즘을 이용하여 하드웨어를 구현한다.

<38> FFT 알고리즘으로 하드웨어를 구현하는 방식은 여러 가지가 있는데, 크게 파이프라인(pipelined) 방식과 램을 이용한 방식으로 분류된다. 램을 이용한 방식은 회전인자(twiddle factor)와 입력 데이터를 램에 저장하고 삭제하면서 FFT 출력을 구하는 방식인데, 설치 면적 측면에서 장점이 있으나, 지연시간이 상당히 길어지므로 전체 무선 랜 시스템에서 속도 저하 문제가 발생되고, 물리 계층에서 그룹 지연 시간이 길어지므로 동기화에도 악영향을 미친다. 따라서, 본 발명에서는 소정 포인트(예: 64 point) FFT로서 상대적으로 DVB-T(2048/8192 포인트)에 비하여 면적 측면에서 여유가 있고 지연시간을 줄일 수 있는 파이프라인 방식으로 구현하였다.

<39> 도 3은 본 발명에 의한 전체 FFT 하드웨어 구조를 나타낸 것이다. 입력버퍼(301)를 통해 입력되는 데이터로서 각 12bit의 리얼(real) 신호 DINR[11:0], 이미지너리(imaginary) 신호 DINI[11:0]가 있고, 제어신호 입력부(304)를 통해 입력되는 신호로서 로우 인에이블 리셋을 나타내는 신호(nrst), FFT/IFFT 모드를 결정하는 모드결정신호(iff_t_on), 64포인트의 시작을 나타내 주는 시작신호(enb)가 있다.

<40> Radix-4 알고리즘으로 FFT 연산을 수행하기 위해 FFT부(302)를 도 4에서와 같이 3개의 스테이지로 구성하여, 제1스테이지(302A)와 제2스테이지(302B)에 회전인자를 곱해준다. 스테이지 천이 때마다 발생하는 양자화 노이즈를 보상하기 위해 수렴 블록 부동점(CBFP: Convergent Block Floating Point)(306) 알고리즘이 구현되어 있다. 또한, 출력버퍼(303)에서는 입력단에서의 상기 시작신호(enb)와 같이 출력의 시작을 나타내주는 신호(out_enb)에 동기하여 각 14bit의 리얼신호 DOUTR[13:0]와 이미지너리신호 DOUTI[13:0]가 출력된다.

- <41> 도 4는 상기 수렴 블록 부동점(306)을 포함한 Radix-4 구조는 나타낸 것으로, 이에 도시한 바와 같이 전체가 3 스테이지(302A),(302B),(302C)로 구현되어 있다.
- <42> 도 5는 상기 제1,2스테이지(302A),(302B)의 구현예를 나타낸 것이다. 코뮤테이터(commutator)(501)는 입력 데이터를 정해진 시간에 따라 처리할 수 있도록 하고, 버터플라이부(502)는 Radix-4 버터플라이 연산을 수행한다. 콤플렉스 멀티플라이어(503)는 상기 버터플라이부(502)의 출력에 롬 테이블로부터 출력되는 회전인자(Twiddle Factor)를 곱하여 출력한다. 상기 제3스테이지(302C)는 상기 회전인자(Twiddle Factor)를 곱할 필요가 없으므로 롬테이블과 콤플렉스 멀티플라이어는 필요없다.
- <43> 상기 FFT부(302)의 입력 데이터가 상기 제1,2스테이지(302A),(302B)에서 수렴 블록 부동점(306)으로 보상받은 후 절단(truncation)된다. 즉, 상기 수렴 블록 부동점(306)은 고정된 데이터가 양수인 경우 MSB를 제외하고 '1'이 나타날 때까지 '0'의 개수를 카운트하며, 음수인 경우에는 MSB를 제외하고 '0'이 나타날 때까지 '1'의 개수를 카운트하여 스테이지에 따라 스테이지에 따라 데이터의 묶음을 결정한 각 블록에서 가장 적은 카운트 값을 선택하여 카운트된 값만큼 레프트 시프트를 수행한 다음 절단한다.
- <44> 상기와 같은 처리과정을 통해 제3스테이지(302C)를 통과한 데이터에 상기 제1,2스테이지(302A),(302B)에서 획득된 카운트값을 더한 후 이를 토대로 모든 포인트의 출력값을 일정한 자리수로 맞춘다. 이와 같은 방식의 처리과정에 의해 양자화 노이즈가 최소화되어 SNR이 40db 이상 유지된다.
- <45> 도 6은 상기 도 3에서 FFT부(302)의 데이터의 입출력 타이밍을 나타낸 것이다. 상기 모드결정신호(enb)의 논리치가 '1'이면 입력 데이터의 시작을 의미하고, 출력시작신호(out_enb)의 논리치가 '1'인 경우에도 역시 출력 데이터의 시작을 의미한다.

<46> 도 7은 radix-4 구조에서 FFT 버터플라이 연산예를 나타낸 것이고, 도 8은 radix-4 구조에서 IFFT 버터플라이 연산을 나타낸 것이다. 도 9a 및 도 9b는 상기 입력 데이터와 회전인자의 곱셈을 나타낸 것으로, FFT와 IFFT에서 회전 인자가 서로 켄레(conjugate)로 되어 있다.

<47> 결국, 상기와 같이 FFT와 IFFT는 근본적으로 하드웨어의 공유가 가능하며, 이때 버터플라이(502)와 콤플렉스 멀티플라이어(503)의 연산동작은 상기 모드결정신호(iff_t_on)를 이용하여 제어할 수 있다.

【발명의 효과】

<48> 이상에서 상세히 설명한 바와 같이 본 발명은 무선 랜 물리 계층을 구현할 때, 파이프라인 방식으로 구현하여 설치 면적과 지연시간을 줄일 수 있고, CBFP를 추가 함으로써 고정 포인트 데이터 흐름에서 양자화 노이즈를 줄일 수 있는 효과가 있다.

<49> 또한, IFFT와 FFT의 기능을 수행하는 하드웨어 구성을 하나로 공유할 수 있게 함으로써, 제품의 생산 원가가 절감되고, 설치 공간이 줄어드는 이점이 있었다.

【특허청구범위】**【청구항 1】**

리얼신호와 이미지너리 신호를 입력받아 Radix-4 알고리즘으로 FFT를 수행하는 FFT부(302)와; 상기 FFT부(302)가 FFT 동작 또는 IFFT 동작을 수행하도록 FFT/IFFT 모드결정신호를 제공하는 제어신호 입력부(304)와; 상기 FFT부(302)에서 스테이지 천이 때마다 발생하는 양자화 노이즈를 보상하기 위한 수렴 블록 부동점(306)으로 구성된 것을 특징으로 하는 무선 랜 시스템의 고속 푸리에 변환 장치.

【청구항 2】

제1항에 있어서, FFT부(302)는 세 개의 스테이지(302A),(302B),(302C)로 구성하여 제1스테이지(302A)와 제2스테이지(302B)에 회전인자를 곱해 주고, 스테이지 천이 때마다 발생하는 양자화 노이즈를 보상하기 위해 수렴 블록 부동점 알고리즘을 적용한 것을 특징으로 하는 무선 랜 시스템의 고속 푸리에 변환 장치.

【청구항 3】

제2항에 있어서, 제1,2스테이지(302A),(302B)는 입력 데이터를 정해진 시간에 따라 처리할 수 있도록 하는 코뮤테이터(501)와; Radix-4 버터플라이 연산을 수행하는 버터플라이부(502)와; 상기 버터플라이부(502)의 출력에 회전인자를 곱하여 출력하는 콤플렉스 멀티플라이어(503)를 포함하여 구성된 것을 특징으로 하는 무선 랜 시스템의 고속 푸리에 변환 장치.

【청구항 4】

제1항에 있어서, FFT부(302)는 수렴 블록 부동점으로 노이즈를 보상하여 출력하는 것을 특징으로 하는 무선 랜 시스템의 고속 푸리에 변환 장치.

【청구항 5】

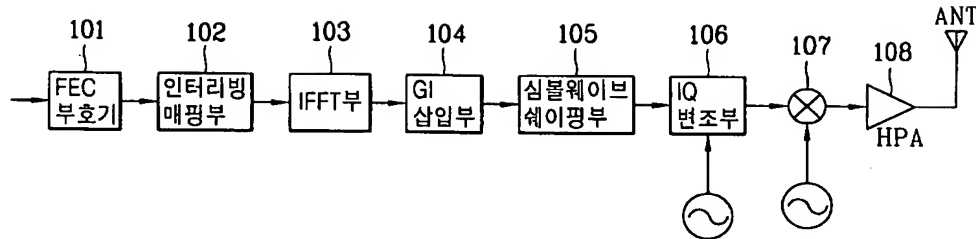
제1항에 있어서, 제어신호 입력부(304)는 상기 FFT부(302)의 FFT 동작 또는 IFFT 동작에 필요한 리세트신호, 시작신호를 제공하도록 구성된 것을 특징으로 하는 무선 랜 시스템의 고속 푸리에 변환 장치.

【청구항 6】

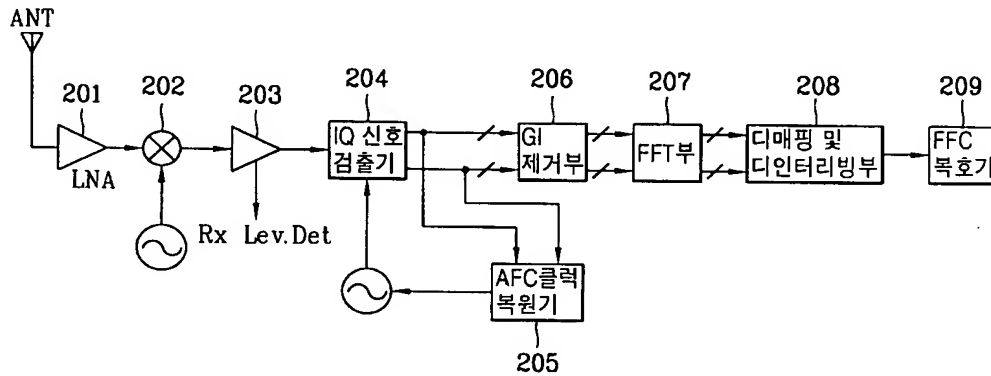
제1항에 있어서, 상기 FFT부(302)에서 FFT 연산에 사용되는 회전인자가 테이블 형태로 저장되어 있는 롬(305)을 더 포함하여 구성된 것을 특징으로 하는 무선 랜 시스템의 고속 푸리에 변환 장치.

【도면】

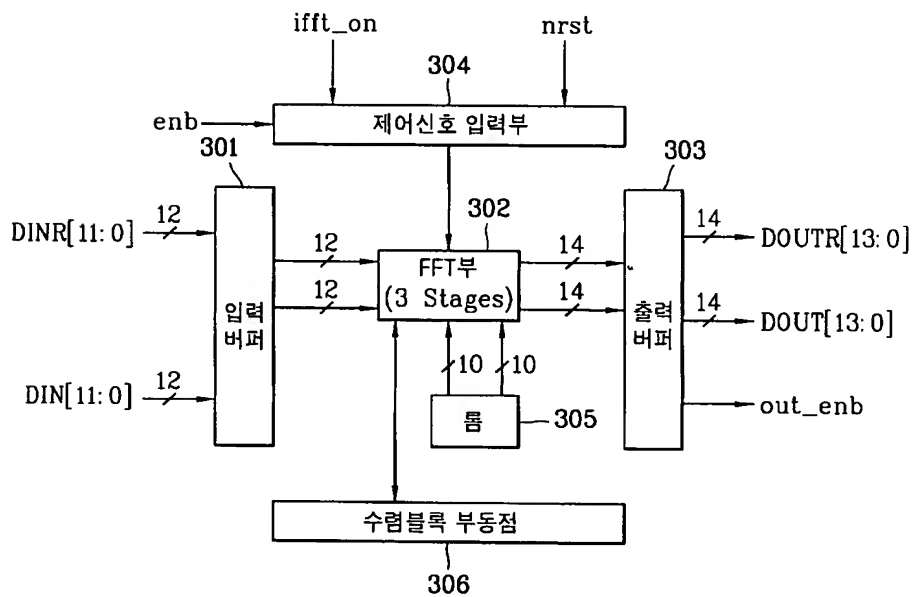
【도 1】



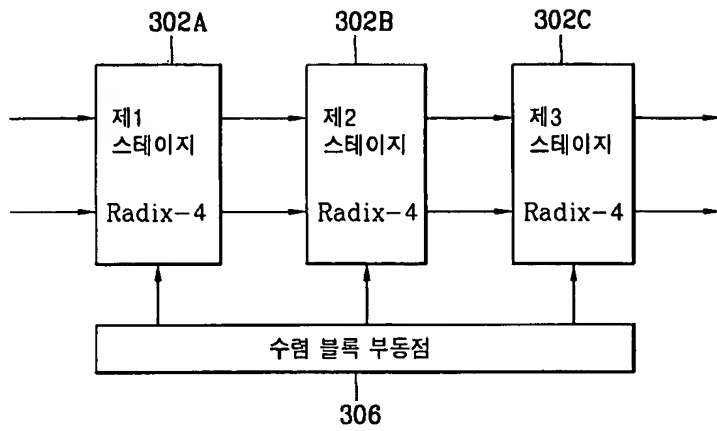
【도 2】



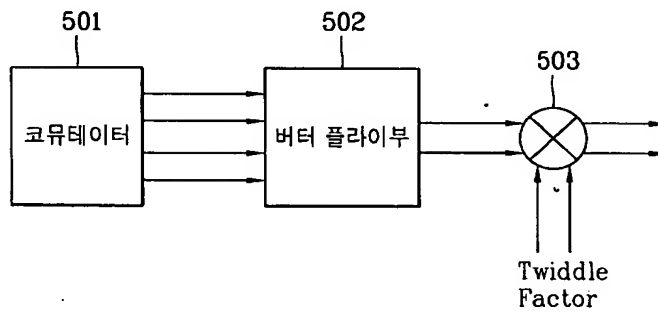
【도 3】



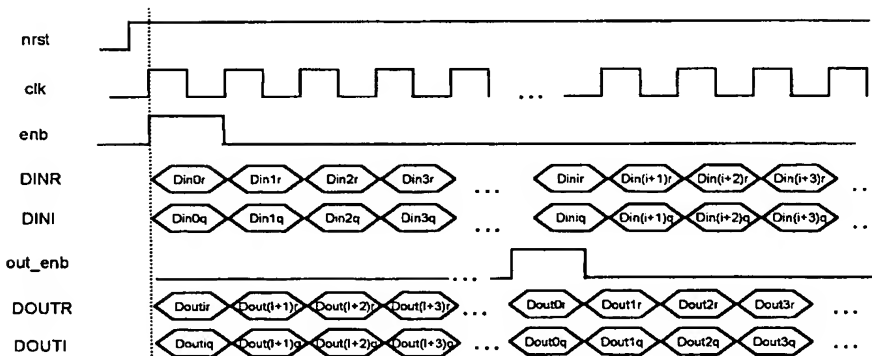
【도 4】



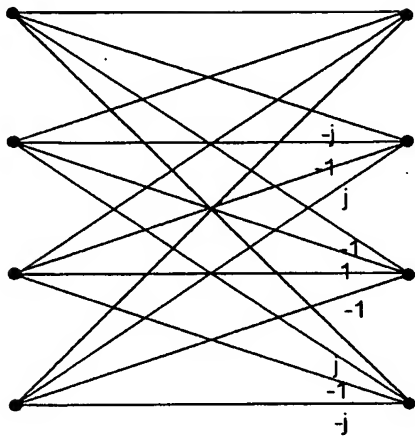
【도 5】



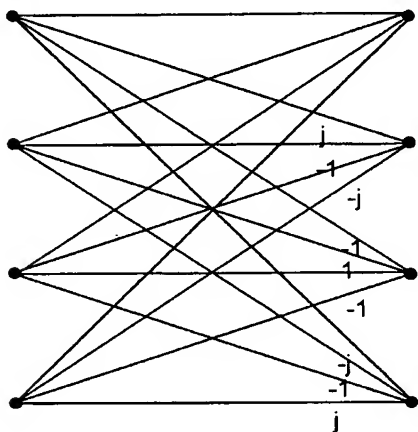
【도 6】



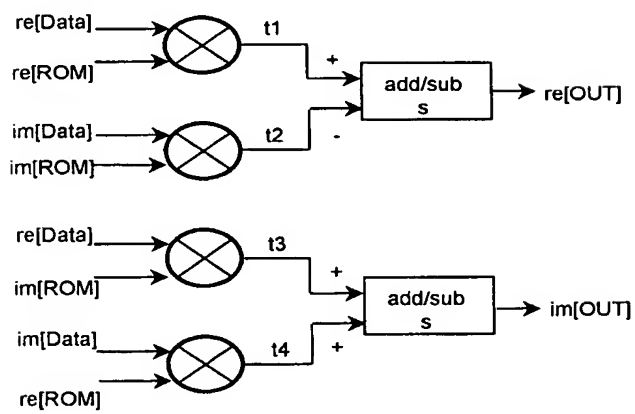
【도 7】



【도 8】



【도 9a】





1020020061908

출력 일자: 2003/5/15

【도 9b】

